



直流无刷电机驱动 MCU
(内置 3P3N 栅极驱动)
SNR8503PM

版本: V2.55

目录

1. 概述.....	4
1.1 功能简述.....	4
1.2 主要优势.....	5
1.3 系统资源.....	5
1.4 矢量正弦控制系统.....	6
2. 器件资源表.....	7
3. 管脚分布.....	8
3.1 管脚分布图及管脚说明.....	8
3.1.1 特别说明.....	8
3.1.2 管脚分布图.....	9
3.2 管脚复用.....	13
4. 封装尺寸.....	14
5. 电器性能参数.....	15
6. 模拟性能参数.....	17
7. 电源管理系统.....	18
7.1 AVDD 引脚电源系统.....	18
7.2 VCC 引脚电源系统.....	18
8. 时钟系统.....	18
9. 基准电源.....	19
10. ADC 模块.....	19
11. 运算放大器.....	20
12. 比较器.....	20
13. 温度传感器.....	20
14. DAC 模块.....	21
15. 处理器核心.....	21
16. 存储资源.....	21
16.1 FLASH.....	21
16.2 SRAM.....	21
17. 电机驱动专用 MCPWM.....	21
18. Timer.....	22
19. Hall 传感器接口.....	22
20. 通用外设.....	22
21. 栅极驱动模块.....	22
21.1 模块参数.....	22
21.2 推荐应用图.....	23
22. 特殊 IO 复用.....	25

特性

- ✓ 48M 32 位内核，硬件除法协处理器
- ✓ 30uA 低功耗休眠模式
- ✓ -40~105℃工业级工作温度范围
- ✓ MCU 使用 2.5V~5.5V 单电源供电，栅极驱动使用 7~28V 供电
- ✓ 超强抗静电和群脉冲能力

存储

- ✓ 32KB FLASH ROM，带 FLASH 防窃密功能
- ✓ 4kB RAM

时钟

- ✓ 内置 4MHz 高精度 RC 时钟，全温度范围精度±1%
- ✓ 内置 64KHz 低速时钟，供低功耗模式使用
- ✓ 内部 PLL 可提供最高 48MHz 时钟

外设

- ✓ 一路 UART
- ✓ 一路 SPI
- ✓ 一路 IIC
- ✓ 通用 16/32 位置 Timer，支持捕捉和边沿对齐 PWM
- ✓ 电机控制专用 PWM 模块，支持 6 路 PWM 输出，独立死区控制
- ✓ Hall 信号专用接口，支持测速、去抖
- ✓ 4 通道 DMA
- ✓ 硬件看门狗
- ✓ 硬件看门狗
- ✓ 最多支持 20 路 GPIO

模拟模块

- ✓ 集成 1 路 12bit SAR ADC，1.2Msps 采样及转换速率，共 9 通道
- ✓ 集成 2 路 OPA，可设置为差分 PGA 模式
- ✓ 集成两路比较器
- ✓ 集成 8bit DAC 数模转换器，作为内部比较器输出
- ✓ 内置 1.2V 0.5%精度电压基准源
- ✓ 内置 1 路低功耗 LDO 和电源检测电路
- ✓ 内置高精度、低温漂高频 RC 时钟

主要优势

- ✓ 内部集成 2 路高速运放，可满足单电阻/双电阻电流采样拓扑架构的不同需求
- ✓ ADC 模块变增益技术，可以和高速运放配合，处理更宽的电流动态范围，兼顾小电流和大电流的采样精度
- ✓ 集成两路比较器
- ✓ ESD 及抗干扰能力强，稳定可靠
- ✓ 高集成度、体积小、节约 BOM 成本
- ✓ 支持 IEC/UL60730 功能安全认证

应用场景

- ✓ 适用于有感 BLDC/无感 BLDC/有感 FOC/无感 FOC 等控制系统

1. 概述

1.1 功能简述

SNR8503M 是 32 位内核的面向电机控制应用的紧凑型专用处理器，集成了三相全桥自举式栅极驱动模块 可直接驱动 3 对 PN 型 MOSFET。

- **性能**
 - ✓ 48MHz 32 位内核
 - ✓ 低功耗休眠模式
 - ✓ 集成三相全桥自举式栅极驱动模块
 - ✓ 工业级工作温度范围
 - ✓ 超强抗静电和群脉冲能力
- **存储器**
 - ✓ 32KB FLASH，带加密功能，带 128 位芯片唯一识别码
 - ✓ 4KB RAM
- **工作范围**
 - ✓ 双电源供电，MCU 部分采用 2.5V~5.5V 电源供电。3P3N 驱动模块采用 7~28V 电源供电。
 - ✓ 工作温度：-40~105℃
- **时钟**
 - ✓ 内置 4MHz 高精度 RC 时钟，-40~105℃ 范围内精度在±1%之内
 - ✓ 内置低速 64kHz 低速时钟，供低功耗模式使用
 - ✓ 内部 PLL 可提供最高 48MHz 时钟
- **外设模块**
 - ✓ 一路 UART
 - ✓ 一路 SPI，支持主从模式
 - ✓ 一路 IIC，支持主从模式
 - ✓ 1 个通用 16 位 Timer，支持捕捉和边沿对齐 PWM 功能
 - ✓ 1 个通用 32 位 Timer，支持捕捉和边沿对齐 PWM 功能
 - ✓ 电机控制专用 PWM 模块，支持 8 路 PWM 输出，独立死区控制
 - ✓ Hall 信号专用接口，支持测速、去抖功能
 - ✓ 硬件看门狗
 - ✓ 20 路 GPIO，7 个 GPIO 可以作为系统的唤醒源。14 个 GPIO 可以用作外部中断源输入
- **模拟模块**
 - ✓ 集成 1 路 12bit SAR ADC，1.2Msps 采样及转换速率，共 9 通道
 - ✓ 集成 2 通道运算放大器，可设置为差分 PGA 模式
 - ✓ 集成两路比较器
 - ✓ 集成 8bit DAC 数模转换器
 - ✓ 内置±2℃温度传感器

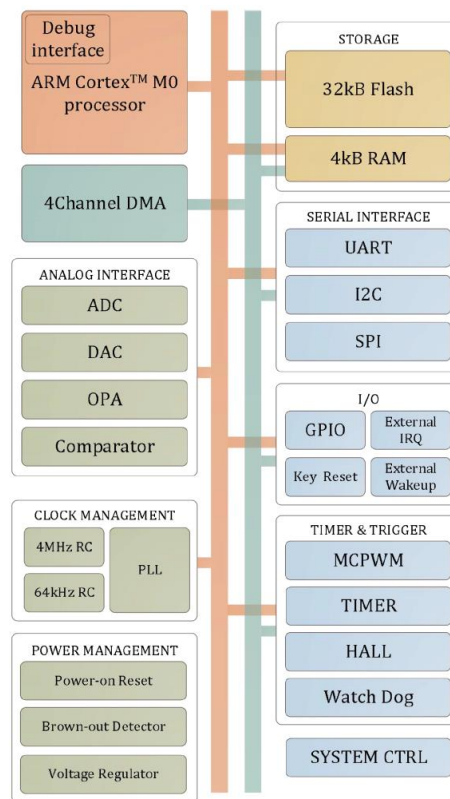
- ✓ 内置 1.2V 0.5%精度电压基准源
- ✓ 内置 1 路低功耗 LDO 和电源监测电路
- ✓ 集成高精度、低温飘高频 RC 时钟
- 封装
 - ✓ SSOP24

1.2 主要优势

- ✓ 高可靠性、高集成度、最终产品体积小、节约 BOM 成本
- ✓ 内部集成 2 通道高速运放和两路比较器，可满足单电阻/双电阻电流采样拓扑架构的不同需求
- ✓ 应用专利技术使 ADC 和高速运放达到最佳配合，可处理更宽的电流动态范围，同时兼顾高速小电流和低速大电流的采样精度
- ✓ 整体控制电路简洁高效，抗干扰能力强，稳定可靠
- ✓ 集成三相全桥自举式栅极驱动模块
- ✓ 内部集成 5V LDO

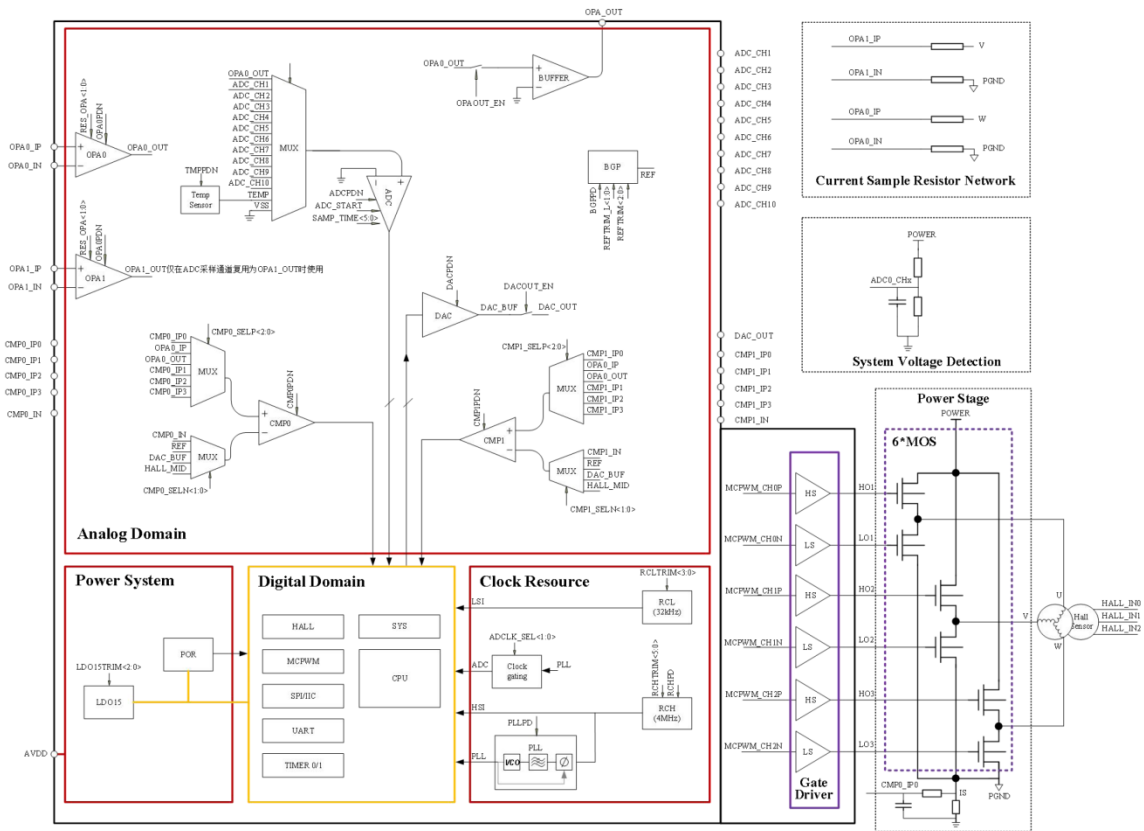
适用于有感 BLDC/无感 BLDC/有感 FOC/无感 FOC 等控制系统

1.3 系统资源



系统框图

1.4 矢量正弦控制系统



矢量正弦控制系统简化原理图

2. 器件资源表

主频 (MHz)	FLASH (KB)	RAM (KB)	ADC 通道数	DAC	比较器	比较器通道数	OPA	HALL	SPI	IIC	UART	TEMP SENSOR	PLL	Gate Driver	Gate Driver Current (A)	Gate Driver Supply (V)	其他	封装
48	32	4	9	8bit	2	7	2	3 路	1	1	1	Yes	Yes	3P3N	+0.05/ -0.3	7-28V	5V LDO	SSOP24

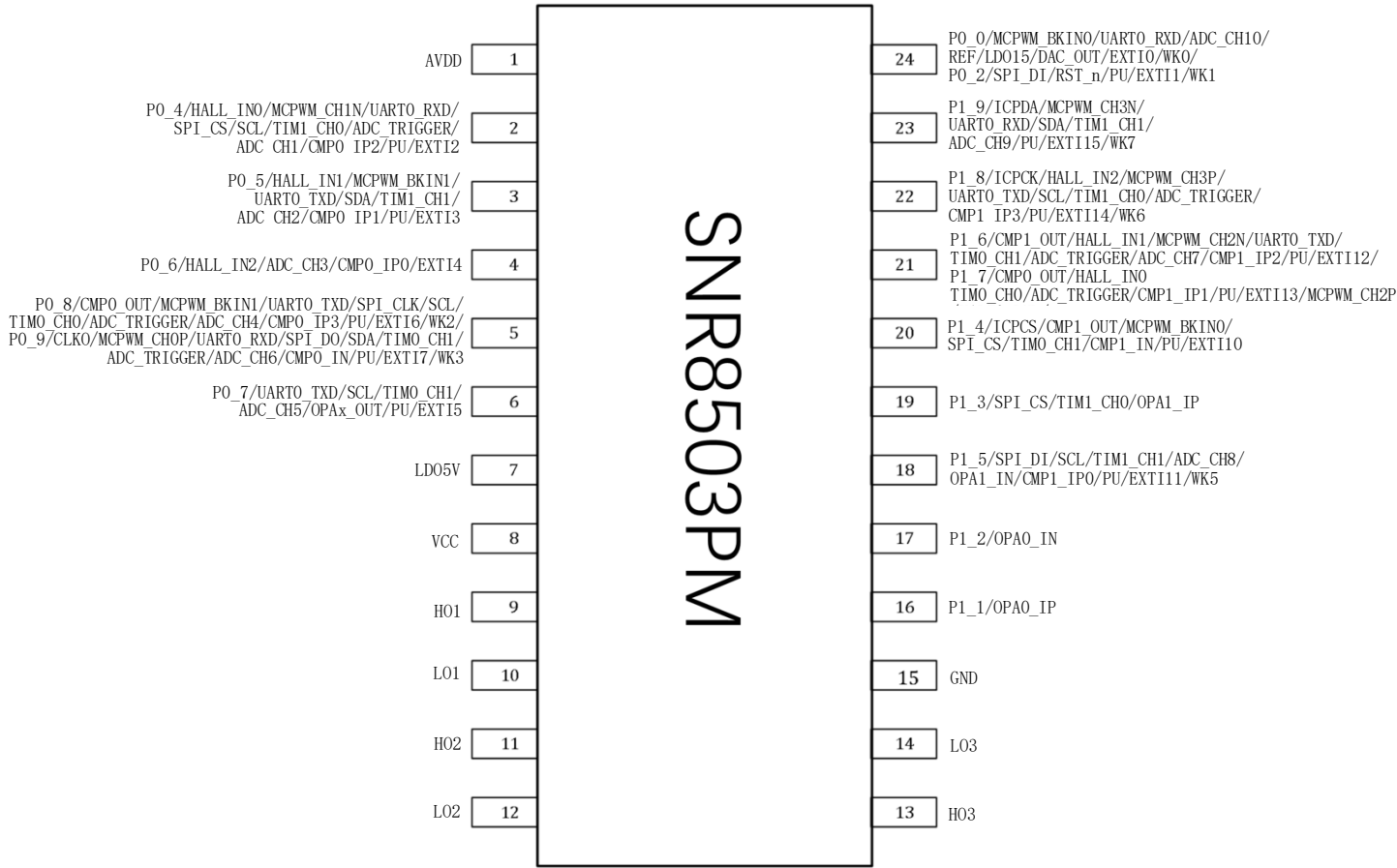
3. 管脚分布

3.1 管脚分布图及管脚说明

3.1.1 特别说明

- 1、PU 为 Pull-Up 的缩写，下列引脚图中 PU 引脚内置上拉至 AVDD 的电阻
- 2、RSTN 引脚内置 100K 上拉电阻，固定开启上拉，当 RSTN 功能切换为 GPIO 功能后，上拉可以关闭
- 3、ICPDA/ICPCK 内置 10K 上拉电阻，固定开启上拉，当 ICP 功能切换为 GPIO 功能后，上拉可以关闭
- 4、其余 PU 引脚内置 10K 上拉电阻，可软件控制开启关闭上拉
- 5、EXTI 引脚为外部中断 GPIO 中断
- 6、UART_x_TX(RX)： UART 的 TX 和 RX 支持互换。当 GPIO 第二功能选择为 UART，且 GPIO_PIE 即输入使能时，可以作为 UART_RX 使用；当 GPIO_POE 使能时，可以作为 UART_TX 使用。一般同一 GPIO 不同时使能输入和输出，否则输入 PDI 会接收到 PDO 发出的数据
- 7、SPI_DI(DO)： SPI 的 DI 和 DO 支持互换，当 GPIO 第二功能选择为 SPI，且 GPIO_PIE 即输入使能时，可以作为 SPI_DI 使用；当 GPIO_POE 即输出使能时，可以作为 SPI_DO 使用。一般同一 GPIO 不同时使能输入和输出，否则输入 PDI 会接收到 PDO 发出的数据

3.1.2 管脚分布图



管脚分布图

管脚说明：

序号	引脚名称	功能说明
1	AVDD	AVDD 为芯片的低压电源，供电范围为 2.5~5.5V。在散热条件好的应用中，可以直接连接到芯片的 5V LDO 引脚。如果考虑降低系统功耗，使用外部 DCDC 或电荷泵产生的 5V 电源，请将此引脚连接到外部 5V 电源。
2	PO_4	PO. 4
	HALL_IN0	HALL 接口输入 0
	MCPWM_CH1N	PWM 通道 1 低边
	UART0_RXD	串口 0 接收(发送)
	SPI_CS	SPI 片选
	SCL	I2C 时钟
	TIM1_CH0	Timer1 通道 0
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	ADC_CH1	ADC 通道 1
	CMP0_IP2	比较器 0 正端输入 2
3	PU	内置 10kΩ 上拉电阻，软件可关闭
	EXTI2	外部 GPIO 中断信号 2
	PO_5	PO. 5
	HALL_IN1	HALL 接口输入 1
	MCPWM_BKIN1	PWM 停机输入信号 1
	UART0_TXD	串口 0 发送(接收)
	SDA	I2C 数据

	TIM1_CH1	Timer1 通道 1
	ADC_CH2	ADC 通道 2
	CMP0_IP1	比较器 0 正端输入 1
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI3	外部 GPIO 中断信号 3
4	PO_6	PO. 6
	HALL_IN2	HALL 接口输入 2
	ADC_CH3	ADC 通道 3
	CMP0_IP0	比较器 0 正端输入 0
	EXTI4	外部 GPIO 中断信号 4
5	PO_8	PO. 8
	CMP0_OUT	比较器 0 输出
	MCPWM_BKIN1	PWM 停机输入信号 1
	UART0_TXD	串口 0 发送(接收)
	SPI_CLK	SPI 时钟
	SCL	I2C 时钟
	TIMO_CH0	Timer0 通道 0
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	ADC_CH4	ADC 通道 4
	CMP0_IP3	比较器 0 正端输入 3
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI6	外部 GPIO 中断信号 6
	WK2	外部唤醒信号 2
	PO_9	PO. 9
	CLKO	时钟输出(用于调试)
	MCPWM_CHOP	PWM 通道 0 高边
	UART0_RXD	串口 0 接收(发送)
	SPI_DO	SPI 数据输出(输入)
	SDA	I2C 数据
	TIMO_CH1	Timer0 通道 1
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	ADC_CH6	ADC 通道 6
	CMP0_IN	比较器 0 负端输入
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI7	外部 GPIO 中断信号 7
	WK3	外部唤醒信号 3
6	PO_7	PO. 7
	UART0_TXD	串口 0 发送(接收)
	SCL	I2C 时钟
	TIMO_CH1	Timer0 通道 1
	ADC_CH5	ADC 通道 5
	OPAx_OUT	运放输出
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI5	外部 GPIO 中断信号 5
7	LD05V	芯片 5V LD0 输出管脚, 外接 1 μ F 去耦电容, 尽量靠近 LD05V 管脚。
8	VCC	此引脚为芯片电源, 供电范围应在 7~28V。如果 VC C 高于 20V, 当 AVDD 引脚由芯片的 LD05V 输出供电, 建议在 VCC 和 AVDD 之间增加一个 1k~2k 欧姆的分流电阻。
9	HO1	A 相高边输出, 由 MCU P0.13 控制, HO1 极性与 P0.13 相同, 即 P0.13=1 时, HO1=1。需要设置 MCPWM_SWAP=1。
10	LO1	A 相低边输出, 由 MCU P0.10 控制, LO1 极性与 P0.10 相同, 即 P0.10=1 时, LO1=1。需要设置 MCPWM_SWAP=1。
11	HO2	B 相高边输出, 由 MCU P0.14 控制, HO2 极性与 P0.14 相同,

		即 P0.14=1 时, HO2=1。需要设置 MCPWM_SWAP=1。
12	L02	B 相低边输出, 由 MCU P0.11 控制, L02 极性与 P0.11 相同, 即 P0.11=1 时, L02=1。需要设置 MCPWM_SWAP=1。
13	H03	C 相高边输出, 由 MCU P0.15 控制, H03 极性与 P0.15 相同, 即 P0.15=1 时, H03=1。需要设置 MCPWM_SWAP=1。
14	L03	C 相 低边输出, 由 MCU P0.12 控制, L03 极性与 P0.12 相同, 即 P0.12=1 时, L03=1。需要设置 MCPWM_SWAP=1。
15	GND	芯片地, 强烈建议多个地引脚在 PCB 上统一接地
16	P1_1	P1.1
	OPA0_IP	运放 0 正端输入
17	P1_2	P1.2
	OPA0_IN	运放 0 负端输入
18	P1_5	P1.5
	SPI_DI	SPI 数据输入(输出)
	SCL	I2C 时钟
	TIM1_CH1	Timer1 通道 1
	ADC_CH8	ADC 通道 8
	OPA1_IN	运放 1 负端输入
	CMP1_IP0	比较器 1 正端输入 0
	PU	内置 10kΩ 上拉电阻, 软件可关闭
	EXTI11	外部 GPIO 中断信号 11
	WK5	外部唤醒信号 5
19	P1_3	P1.3
	SPI_CS	SPI 片选
	TIM1_CH0	Timer1 通道 0
	OPA1_IP	运放 1 正端输入
20	P1_4	P1.4
	ICPCS	ICP 触发
	CMP1_OUT	比较器 1 输出
	MCPWM_BKINO	PWM 停机输入信号 0
	SPI_CS	SPI 片选
	TIMO_CH1	Timer0 通道 1
	CMP1_IN	比较器 1 负端输入
	PU	内置 10kΩ 上拉电阻, 软件可关闭
21	EXTI10	外部 GPIO 中断信号 10
	P1_6	P1.6
	CMP1_OUT	比较器 1 输出
	HALL_IN1	HALL 接口输入 1
	MCPWM_CH2N	PWM 通道 2 低边
	UART0_TXD	串口 0 发送(接收)
	TIMO_CH1	Timer0 通道 1
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	ADC_CH7	ADC 通道 7
	CMP1_IP2	比较器 1 正端输入 2
	PU	内置 10kΩ 上拉电阻, 软件可关闭
	EXTI12	外部 GPIO 中断信号 12
	P1_7	P1.7
	CMPO_OUT	比较器 0 输出
	HALL_IN0	HALL 接口输入 0
	MCPWM_CH2P	PWM 通道 2 高边
	UART0_RXD	串口 0 接收(发送)
	TIMO_CH0	Timer0 通道 0
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	CMP1_IP1	比较器 1 正端输入 1

	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI13	外部 GPIO 中断信号 13
22	P1_8	P1. 8
	ICPCK	ICP 时钟
	HALL_IN2	HALL 接口输入 2
	MCPWM_CH3P	PWM 通道 3 高边
	UART0_TXD	串口 0 发送(接收)
	SCL	I2C 时钟
	TIM1_CH0	Timer1 通道 0
	ADC_TRIGGER	ADC 触发信号输出(用于调试)
	CMP1_IP3	比较器 1 正端输入 3
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI14	外部 GPIO 中断信号 14
	WK6	外部唤醒信号 6
23	P1_9	P1. 9
	ICPDA	ICP 数据
	MCPWM_CH3N	PWM 通道 3 低边
	UART0_RXD	串口 0 接收(发送)
	SDA	I2C 数据
	TIM1_CH1	Timer1 通道 1
	ADC_CH9	ADC 通道 9
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI15	外部 GPIO 中断信号 15
	WK7	外部唤醒信号 7
24	P0_0	P0. 0
	MCPWM_BKINO	PWM 停机输入信号 0
	UART0_RXD	串口 0 接收(发送)
	ADC_CH10	ADC 通道 10
	REF	参考电压
	LDO15	1. 5V LDO 输出
	DAC_OUT	DAC 输出
	EXTI0	外部 GPIO 中断信号 0
	WK0	外部唤醒信号 0
	P0_2	P0. 2
	SPI_DI	SPI 数据输入(输出)
	RST_n	复位引脚, P0. 2 默认用作 RSTN。建议接一个 10nF~100nF 的电容到地, 并在 RSTN 和 AVDD 之间放置一个 10k~20k 的上拉电阻。如果外部有上拉电阻, RSTN 的电容应为 100nF。P0. 2 可切换为 GPIO, 切换后可关闭 10k Ω 上拉电阻。
	PU	内置 10k Ω 上拉电阻, 软件可关闭
	EXTI1	外部 GPIO 中断信号 1
	WK1	外部唤醒信号 1

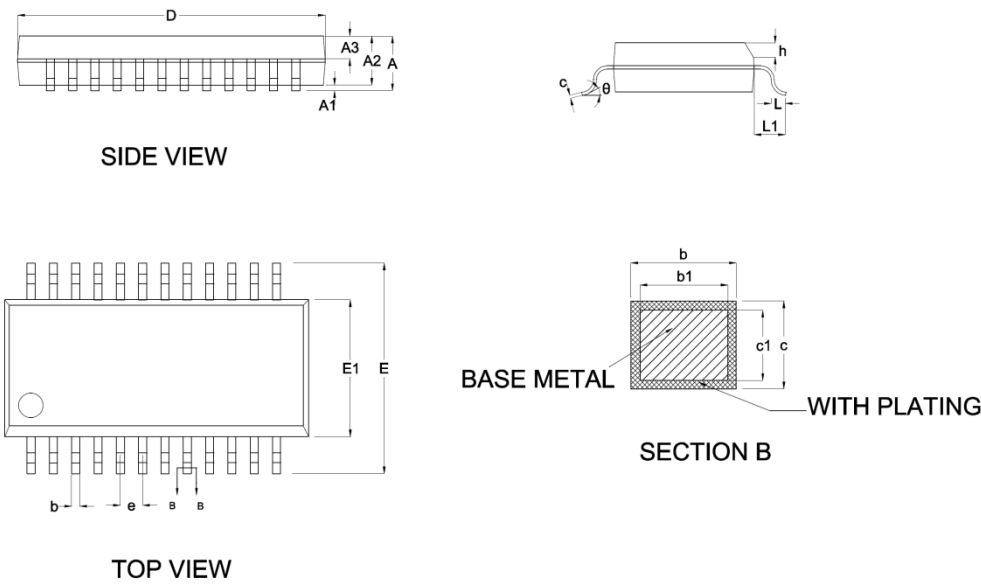
3.2 管脚复用

管脚功能选择

Port	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	AF0
P0.0			MCPWM_BK1N0	UART0_R(T)XD						ADC_CH10/REF/LD015/ DAC_OUT
P0.1					SPI_CS					OPAO_IP_B
P0.2					SPI_DI(O)					RST_n
P0.3								TIM1_CH0		OPAO_IN_B
P0.4		HALL_IN0	MCPWM_CH1N	UART0_R(T)XD	SPI_CS	SCL		TIM1_CH0	ADC_TRIGGER	ADC_CH1/CMP0_IP2
P0.5		HALL_IN1	MCPWM_BK1N1	UART0_T(R)XD				TIM1_CH1		ADC_CH2/CMP0_IP1
P0.6		HALL_IN2								ADC_CH3/CMP0_IP0
P0.7				UART0_T(R)XD		SCL	TIMO_CH1			ADC_CH5/OPAx_OUT
P0.8	CMP0_OUT		MCPWM_BK1N1	UART0_T(R)XD	SPI_CLK	SCL	TIMO_CH0		ADC_TRIGGER	ADC_CH4/CMP0_IP3
P0.9	CLK0		MCPWM_CH0P	UART0_R(T)XD	SPI_DO(I)	SDA	TIMO_CH1		ADC_TRIGGER	CMP0_IN
P0.10	CLK0		MCPWM_CH0P				TIMO_CH0	TIM1_CH0		ADC_CH6
P0.11			MCPWM_CH0N		SPI_CLK			TIM1_CH1		
P0.12			MCPWM_CH1P		SPI_DO(I)		TIMO_CH1			
P0.13			MCPWM_CH1N		SPI_DI(O)			TIM1_CH1		
P0.15			MCPWM_CH2N					TIM1_CH0		ADC_CH7
P1.1										OPAO_IP
P1.2										OPAO_IN
P1.3					SPI_CS			TIM1_CH0		OPAI_IN
P1.4	CMP1_OUT				SPI_CS		TIMO_CH1			CMP1_IN
P1.5			MCPWM_BK1N0		SPI_DI(O)	SCL		TIM1_CH1		OPAI_IN/CMP1_IP0
P1.6	CMP1_OUT	HALL_IN1	MCPWM_CH2N	UART0_T(R)XD			TIMO_CH1		ADC_TRIGGER	CMP1_IP2
P1.7	CMP0_OUT	HALL_IN0	MCPWM_CH2P	UART0_R(T)XD			TIMO_CH0		ADC_TRIGGER	CMP1_IP1
P1.8	ICPCK	HALL_IN2	MCPWM_CH3P	UART0_T(R)XD		SCL		TIM1_CH0	ADC_TRIGGER	CMP1_IP3
P1.9	ICPDA		MCPWM_CH3N	UART0_R(T)XD		SDA		TIM1_CH1		ADC_CH9

4. 封装尺寸

SSOP24:



封装图示

SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	-	-	1.75
A1	0.10	0.15	0.25
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.23	-	0.31
b1	0.22	0.25	0.28
c	0.20	-	0.24
c1	0.19	0.20	0.21
D	8.55	8.65	8.75
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	0.635BSC		
h	0.30	-	0.50
L	0.50	-	0.80
L1	1.05REF		
θ	0	-	8°

封装尺寸

5. 电器性能参数

电气极限参数

参数	最小	最大	单位	说明
MCU 电源电压 (AVDD)	-0.3	+6.0	V	
工作温度	-40	+105	°C	
存储温度	-40	+125	°C	
结温	-	150	°C	
引脚温度	-	300	°C	焊接, 10 秒

建议工况参数

参数	最小	典型	最大	单位	说明
MCU 电源电压 (AVDD)	2.5	5	5.5	V	
模拟工作电压 (AVDDA)	2.8	5	5.5	V	REF2VDD=0, ADC 选择 2.4V 内部基准
	2.4	5	5.5	V	REF2VDD=1, ADC 选择 AVDD 为基准
栅极驱动电源电压 (VCC)	7.0		28	V	

ESD 性能参数

项目	最小	最大	单位
ESD 测试 (HBM)	-6000	6000	V

根据《MIL-STD-883J Method 3015.9》，在 25°C，55%相对湿度环境下，在被测芯片的所有 IO 引脚施加进行静电放电 3 次，每次间隔 1s。测试结果显示芯片抗静电放电等级达到 Class 3A $\geq 4000V$ ， $< 8000V$ 。

Latch-up 性能参数

项目	最小	最大	单位
Latch-up 电流 (85°C)	-200	200	mA

根据《JEDEC STANDARD NO. 78E NOVEMBER 2016》，对所有电源 IO 施加过压 8V，在每个信号 IO 上注入 200mA 电流。测试结果显示芯片抗栓锁等级为 200mA。

IO 极限参数

参数	描述	最小	最大	单位
V_{IN}	GPIO 信号输入电压范围	-0.3	6.0	V
I_{INJ_PAD}	单个 GPIO 最大注入电流	-11.2	11.2	mA
I_{INJ_SUM}	所有 GPIO 最大注入电流	-50	50	mA

IO DC 参数

参数	描述	AVDD	条件	最小	最大	单位
V_{IH}	数字 IO 输入高电压	5V		0.7*AVDD		V
		3.3V		2.0		
V_{IL}	数字 IO 输入低电压	5V			0.3*AVDD	V
		3.3V			0.8	
V_{HYS}	施密特迟滞范围	5V		0.1*AVDD		V
		3.3V				
I_{IH}	数字 IO 输入高电压，电流消耗	5V			1	uA
		3.3V				

I _{IL}	数字 IO 输入低电压，电流消耗	5V			-1	uA
		3.3V				
V _{OH}	数字 IO 输出高电压		最大驱动电流 11.2mA	AVDD-0.8		V
V _{OL}	数字 IO 输出低电压		最大驱动电流 11.2mA		0.5	V
R _{pullup}	上拉电阻大小*			8	12	kΩ
R _{IO-ana}	IO 与内部模拟电路间连接电阻			100	200	Ω
C _{IN}	数字 IO 输入电容	5V			10	pF
		3.3V				

*仅部分 IO 内置上拉，详见引脚说明章节

电流消耗 IDDQ

主时钟	工况	3.3V	5V	单位
48MHz	开启 CPU、flash、SRAM、MCPWM、Timer、以及所有模拟模块，IO 不动作	8.570	8.650	mA
4MHz	开启 CPU、flash、SRAM、MCPWM、Timer、以及除 PLL 之外的所有模拟模块，IO 不动作	3.012	3.165	mA
32kHz		2.445	2.618	mA
	深度休眠，关闭 PLL，BGP 等，只保留 32kHz LRC	27	30	uA
	所有模拟模块	2.4	2.55	mA

以上测试如无特别标注，均为室温 25° 下测量，由于制造工艺存在器件模型偏差，不同芯片的电流消耗会存在个体差异。

6. 模拟性能参数

模拟性能参数

参数	最小	典型	最大	单位	说明
ADC					
工作电源	2.8	5	5.5	V	REF2VDD=0, ADC 选择 2.4V 内部基准
	2.4	5	5.5	V	REF2VDD=1, ADC 选择 AVDD 为基准
输出码率		1.2		MHz	fadc/20
差分输入信号范围	-2.4		+2.4	V	Gain=1 时; REF=2.4V
	-3.6		+3.6	V	Gain=2/3 时; REF=3.6V
单端输入信号范围	-0.3		AVDD+0.3	V	受限于 IO 口输入电压限制
直流失调(offset)		5	10	mV	可校正
有效位数(ENOB)	10.5	11		bit	
INL		2	3	LSB	
DNL		1	2	LSB	
SNR	63	66		dB	
输入电阻	500k			Ohm	
输入电容		10pF		F	
基准电压(REF)					
工作电源	2.5	5	5.5	V	
输出偏差	-9		9	mV	
电源抑制比		70		dB	
温度系数		20		ppm/°C	
输出电压		2.4		V	
DAC					
工作电源	2.5	5	5.5	V	
负载电阻	50k			Ohm	
负载电容			50p	F	
输出电压范围	0.05		3	V	
转换速度			1M	Hz	
DNL		1	2	LSB	
INL		2	4	LSB	
OFFSET		5	10	mV	
SNR	57	60	66	dB	
运放(OPA)					
工作电源	3.1	5	5.5	V	
带宽		10M	20M	Hz	
负载电阻	20k			Ohm	
负载电容			5p	F	
输入共模范围	0		AVDD	V	
输出信号范围	0.1		AVDD-0.1	V	最小负载电阻下
OFFSET		10	15	mV	
共模抑制(CMRR)		80		dB	
电源抑制(PSRR)		80		dB	
负载电流			500	uA	
摆率(Slew rate)		5		V/us	
相位裕度		60		度	
比较器(CMP)					
工作电源	2.5	5	5.5	V	
输入信号范围	0		AVDD	V	
OFFSET		5	10	mV	
传输延时		0.15 u		S	默认功耗
		0.6u		S	低功耗
回差(Hysteresis)		20		mV	HYS='0'

		0		mV	HYS=' 1'
--	--	---	--	----	----------

5V LDO 模块参数

5V LDO					
输入电源	7.0		28	V	
输出电压	4.75	5	5.25	V	5% 精度
Dropout 电压		2		V	
输出电流		40		mA	
纹波抑制		80		dB	
输入去耦电容		0.33		uF	
输出去耦电容		1		uF	
工作温度范围	-40		125	°C	

模拟寄存器表说明：

地址 0x40000010~0x40000028 是各个模块的校正寄存器，这些寄存器在出厂之前都会填上各自的校正值。一般情况下用户不要去配置或改变这些值。如果需要对模拟参数进行微调，需要读取原校正值，并以此为基础进行微调。

其中空白部分的寄存器必须全部配置为 0 (芯片上电后会被复位为 0)。其他寄存器根据应用场合需要进行配置。

7. 电源管理系统

7.1 AVDD 引脚电源系统

电源管理系统由 LD015 模块、电源检测模块 (PVD)、上电/掉电复位模块 (POR) 组成。

AVDD 为芯片低压供电电源，供电范围 2.5~5.5V。在散热条件良好的应用里，可直接连至芯片的 LD05V 引脚。如考虑降低系统功耗而采用外部 DCDC 或电荷泵产生的 5V 电源，则将此引脚连至外部 5V 电源。。

AVDD 内部给 LD015 模块供电，LD015 为内部所有数字电路、PLL 模块供电。

LD015 上电后自动开启，无需软件配置，但 LD015 输出电压可通过软件实现微调。

LD015 的输出电压可通过设置寄存器 LD015TRIM<2:0>来调节，具体寄存器所对应值见模拟寄存器表说明。LD015 在芯片出厂前已经过校正，一般情况下，用户不需要额外配置这些寄存器。如需微调 LDO 的输出电压，需要读取原配置值，在此基础上加上微调量对应的配置值填入寄存器。

POR 模块监测 LD015 的电压，在 LD015 电压低于 1.1V 时 (例如上电之初，或者掉电之时)，为数字电路提供复位信号以避免数字电路工作产生异常。

7.2 VCC 引脚电源系统

VCC 引脚供电范围是 7~28V，为芯片内驱动模块提供供电，欠压位典型值为 6.5V

8. 时钟系统

时钟系统包括内部 64kHz RC 时钟、内部 4MHz RC 时钟、PLL 电路组成。

64k RC 时钟作为 MCU 系统慢时钟使用, 作为诸如滤波模块或者低功耗状态下的 MCU 时钟使用。4MHz RC 时钟作为 MCU 主时钟使用, 配合 PLL 可提供最高到 48MHz 的时钟。

64k 和 4M RC 时钟均带有出厂校正, 其中 4M RC 时钟还开放有用户校正寄存器, 可进一步将精度校正到 $\pm 0.5\%$ 范围。32k RC 时钟在 $-40\sim 105^{\circ}\text{C}$ 范围内的精度为 $\pm 50\%$, 4M RC 时钟在该温度范围的精度为 $\pm 1\%$ 。

64k RC 时钟频率可通过寄存器 RCLTRIM<3:0>进行设置, 4M RC 时钟频率可通过寄存器 RCHTRIM<5:0>进行设置, 具体寄存器所对应值见模拟寄存器表说明。

芯片出厂前时钟已经过校正, 一般情况下, 用户不需要额外配置这些寄存器。如需微调频率, 需要读取原配置值, 在此基础加上微调量对应的配置值填入寄存器。

4M RC 时钟通过设置 RCHPD = '0' 打开(默认打开, 设 '1' 关闭), RC 时钟需要 Bandgap 电压基准源模块提供基准电压和电流, 因此开启 RC 时钟需要先开启 BGP 模块。芯片上电的默认状态下, 4M RC 时钟和 BGP 模块都是开启的。32k RC 时钟是始终开启的, 不能关闭。

PLL 对 4M RC 时钟进行倍频, 以提供给 MCU、ADC 等模块更高速的时钟。MCU 和 PWM 模块的最高时钟为 48MHz, ADC 模块典型工作时钟为 24MHz。

PLL 通过设置 PLLPDN = '1' 打开(默认关闭, 设 1 打开), 开启 PLL 模块之前, 同样也需要开启 BGP (Bandgap) 模块。开启 PLL 之后, PLL 需要 6us 的稳定时间来输出稳定时钟。芯片上电的默认状态下, RCH 时钟和 BGP 模块都是开启的, 但 PLL 默认是关闭的, 需要软件来开启。

9. 基准电源

该基准源为 ADC、DAC、RC 时钟、PLL、温度传感器、运算放大器、比较器和 FLASH 提供基准电压和电流, 使用上述任何一个模块之前, 都需要开启 BGP 基准电压源。

芯片上电的默认状态下, BGP 模块是开启的。基准源通过设置 BGPPD = '0' 打开, 从关闭到开启, BGP 需要约 2us 达到稳定。BGP 输出电压约 1.2V, 精度为 $\pm 0.8\%$ 。

基准源可通过设置 REF_AD_EN = '1', 将基准电压送至 IO P0.0 进行测量。

10. ADC 模块

芯片内部集成 1 路 SAR 结构 ADC, 芯片上电的默认状态下, ADC 模块是关闭的。ADC 开启前, 需要先开启 BGP 和 4M RC 时钟和 PLL 模块, 并选择 ADC 工作频率。默认配置下 ADC 工作时钟是 24M。

ADC 完成一次转换至少需要 17 个 ADC 时钟周期, 其中 12 个为转换周期, 5 个为采样周期。采样周期可通过配置 SYS_AFE_REG2 里的 SAMP_TIME 寄存器进行设置, 要求设置为 3(含)以上, 即 8 个 ADC clk 以上的采样时间。推荐值为 3, 对应 ADC 的输出数据率 1.2MHz。

ADC 可工作在如下模式: 单次单通道触发、连续单通道、单次 1~16 通道扫描、连续 1~16 通道扫描。每路 ADC 都有 16 组独立寄存器对应每一个通道。

ADC 触发事件可以来自外部的定时器信号 T0、T1、T2、T3 发生到预设次数, 或者为软件触发。

ADC 带有两种增益模式，通过 SYS_AFE_REG0.GA_AD 进行设置，对应 1 倍和 2/3 倍增益。1 倍增益对应±2.4V 的输入信号，2/3 倍增益对应±3.6V 的输入信号幅度。在测量运放的输出信号时，根据运放可能输出的最大信号来选择具体的 ADC 增益。

11. 运算放大器

两路输入输出 rail-to-rail 运算放大器，内置反馈电阻 R2/R1，外部引脚需串联一个 R0。反馈电阻 R2:R1 的阻值可通过寄存器 RES_OPA<1:0>设置，以实现不同的放大倍数。具体寄存器所对应值见模拟寄存器表说明。

最终的放大倍数为 $R2/(R1+R0)$ ，其中 R0 是外部电阻的阻值。

运放的两个输入引脚之间需要跨接一个电容，大于等于 15pF。

对于 MOS 管电阻直接采样的应用，建议接 $>20k\Omega$ 的外部电阻，以减小 MOS 管关断时，往芯片引脚里流入的电流。

对于小电阻采样的应用，建议接 100Ω 的外部电阻。

放大器可通过设置 OPAOUT_EN 选择放大器中的输出信号通过 BUFFER 送至 P0.7 IO 口进行测量和应用。因为有 BUFFER 存在，在运放正常工作模式下也可以选择送一路运放输出信号出来。

芯片上电的默认状态下，放大器模块是关闭的。放大器可通过设置 OPAPDN = '1' 打开，开启放大器之前，需要先开启 BGP 模块。

运放输入正负端内置钳位二极管，电机相线通过一匹配电阻后直接接入输入端，从而简化了 MOSFET 电流采样的外置电路。

12. 比较器

内置 2 路比较器，比较器比较速度可编程、迟滞电压可编程、信号源可编程。

比较器的比较延时为 0.15us，还可通过寄存器 CMP_FT 设置为小于 30ns。迟滞电压通过 CMP_HYS 设置为 20mV/0mV。

比较器正负两个输入端的信号来源都可通过寄存器 CMP_SELP<2:0>和 CMP_SELN<1:0>编程，详见寄存器模拟说明。

芯片上电的默认状态下，比较器模块是关闭的。比较器通过设置 CMPxPDN = '1' 打开，开启比较器之前，需要先开启 BGP 模块。

13. 温度传感器

芯片内置精度为±2℃的温度传感器。芯片出厂前会经温度校正，校正值保存在 flash info 区。

芯片上电的默认状态下，温度传感器模块是关闭的。开启传感器之前，需要先开启 BGP 模块。

温度传感器通过设置 TMPPDN= '1' 打开，开启到稳定需要约 2us，因此需在 ADC 测量传感器之前 2us 打开。

14. DAC 模块

芯片内置一路 8bit DAC，输出信号的量程为 3V。

8bit DAC 可通过配置寄存器 DACOUT_EN=1，将 DAC 输出送至 IO 口 P0.0，可驱动>50K 的负载电阻和 50pF 的负载电容。

DAC 最大输出码率为 1MHz。

芯片上电的默认状态下，DAC 模块是关闭的。DAC 可通过设置 DACPDN =1 打开，开启 DAC 模块之前，需要先开启 BGP 模块。

15. 处理器核心

- ✓ 32 位协处理器
- ✓ 最高工作频率 48MHz

16. 存储资源

16.1 FLASH

- ✓ 内置 FLASH 包括 32kB 主存储区，1kB NVR 信息存储区
- ✓ 可反复擦除写入不低于 2 万次
- ✓ 室温 25℃ 数据保持长达 100 年
- ✓ 单字节编程时间最长 7.5us，Sector 擦除时间最长 5ms
- ✓ Sector 大小 512 字节，可按 Sector 擦除写入，支持运行时编程，擦写一个 Sector 的同时读取访问另一个 Sector
- ✓ Flash 数据防窃取(最后一个 word 须写入非 0xFFFFFFFF 的任意值)

16.2 SRAM

- ✓ 内置 4KB SRAM

17. 电机驱动专用 MCPWM

- ✓ MCPWM 最高工作时钟频率 48MHz
- ✓ 支持最大 4 通道相位可调的互补 PWM 输出
- ✓ 每个通道死区宽度可独立配置
- ✓ 支持边沿对齐 PWM 模式
- ✓ 支持软件控制 IO 模式

- ✓ 支持 IO 极性控制功能
- ✓ 内部短路保护，避免因配置错误导致短路
- ✓ 外部短路保护，根据对外部信号的监控快速关断
- ✓ 内部产生 ADC 采样中断
- ✓ 采用加载寄存器预存定时器配置参数
- ✓ 可配置加载寄存器加载时刻和周期

18. Timer

- ✓ 2 路通用定时器，1 路 16bit 定时器，1 路 32bit 定时器
- ✓ 支持捕获模式，用于测量外部信号宽度
- ✓ 支持比较模式，用于产生边沿对齐 PWM/定时中断

19. Hall 传感器接口

- ✓ 2 路内置最大 1024 级滤波
- ✓ 三路 Hall 信号输入
- ✓ 24 位计数器，提供溢出和捕获中断

20. 通用外设

- ✓ 一路 UART，全双工工作，支持 7/8 位数据位、1/2 停止位、奇/偶/无校验模式，带 1 字节发送缓存、1 字节接收缓存，支持 Multi-drop Slave/Master 模式，波特率支持 300~115200
- ✓ 一路 SPI，支持主从模式
- ✓ 一路 IIC，支持主从模式
- ✓ 硬件看门狗，使用 RC 时钟驱动，独立于系统高速时钟，写入保护，2/4/8/64 秒复位间隔

21. 栅极驱动模块

21.1 模块参数

栅极驱动模块参数

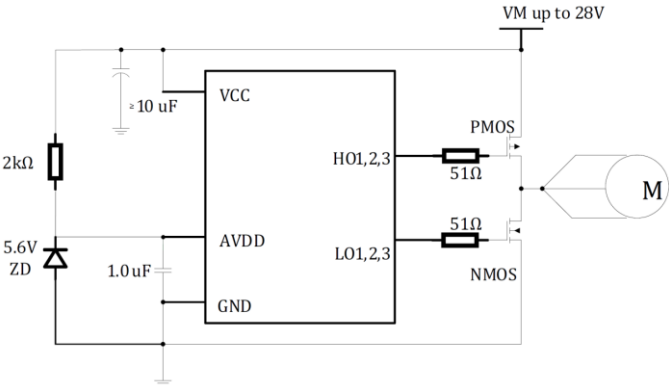
符号	参数	条件	最小	典型	最大	单位
静态参数						
VCC	VCC 电压		7.0		28	V
VCC_ON	VCC 欠压恢复电压		5.8	6.5	6.9	V
VCC_UVLO	VCC 欠压阈值电压		5.4	6	6.8	V
VCC_HYS	欠压电压回差		0.3	0.5	0.8	V

V _{HO}	H0x (x=1~3) 输出导通电压 (因为 H0 驱动 PMOS, 低电平对应导通)		V _{CC} -11.5	V _{CC} -10	V _{CC} -8.5	V
V _{LO}	L0x (x=1~3) 输出导通电压		8.5	10	11.5	V
I _{HO+}	H0x (x=1~3) 输入灌电流	H0x=V _{CC}		35		mA
I _{HO-}	H0x (x=1~3) 输出拉电流	H0x=V _{CC} -8V		300		mA
I _{LO+}	L0x (x=1~3) 输出拉电流	L0x=0V		60		mA
I _{LO-}	L0x (x=1~3) 输出灌电流	L0x=8V		300		mA
T _{SD}	TSD 温度			150		°C
T _{RECOVER}	TSD 恢复温度			135		°C
I _{LDO}	LDO 供电能力			40		mA
动态参数 (CL=1nF)						
T _{ON}	导通传输延时			80		ns
T _{OFF}	关闭传输延时			30		
TH _R	H0x 上升时间			50		
TH _F	H0x 下降时间			400		
TL _R	L0x 上升时间			200		
TH _F	L0x 下降时间			50		
DT	内置死区时间			100		

21.2 推荐应用图

驱动模块的输出引脚信号 L01/H01 对应 GPIO P0.10/P0.13 的 MCPWM 功能输出, L02/H02 对应 GPIO P0.11/P0.14 的 MCPWM 功能输出, L03/H03 对应 GPIO P0.12/P0.15 的 MCPWM 功能输出。

集成预驱的芯片需要设置 MCPWM_SWAP 寄存器, 否则 PWM 无法正常输出。向此寄存器写入 0x67 可将 BIT[0] 写为 1, 写其他值则将 BIT[0] 写为 0。MCPWM_SWAP 的值为 1 时, 用于包含预驱芯片应用环境。在逻辑内部转换顺序, 方便芯片与驱动芯片互连, 一般应用上只需要三组 MCPWM 通道, 因此仅转换三组的顺序。



3P3N 型栅极驱动模块典型应用图

当相电流大于 2A 时，建议在 H01/2/3 输出脚到 PMOS 栅极之间以及 L01/2/3 输出脚到 NMOS 栅极之间串接一个 51 欧的电阻。

在 VCC 高于 20V、且芯片无需休眠的应用场合，建议在 VCC 和 AVDD 之间加一个 1k~2k 欧姆的分流电阻，此电阻并在内部 5V LDO 的输入和输出端之间，以分担部分散热功能。电阻需放置在离开芯片一段距离的位置。

电阻阻值的计算需遵循如下公式：

$$R \geq (VCC - AVDD) / I$$

其中 I 为 5V 电源上的总功耗，包括 MCU 的功耗、5V 外围器件(例如 HALL)的功耗。

外部跨接分流电阻的情况下，在 AVDD 脚应放一个 5.6V 的稳压管。

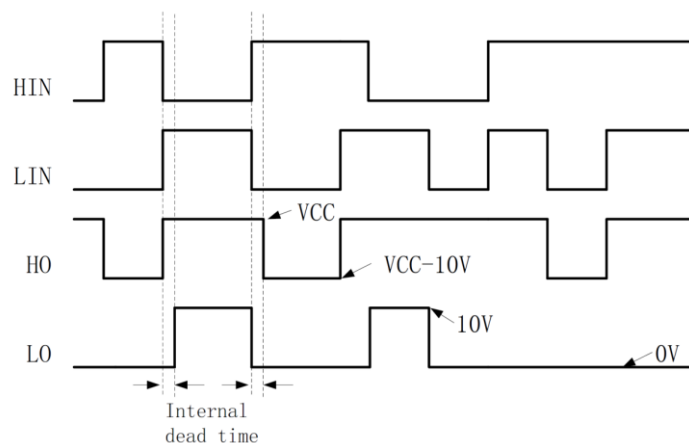
同时，在 VCC 和 AVDD 之间并有电阻的应用里，需留意 RSTN 上的 RC 常数不能太大，建议保持为 1ms 的 RC 常数。即芯片外部不加电阻到 5V 的情况下，内部上拉电阻 100k，则 RSTN 上的电容选择为 10nF。如外部加了 10k 或 20k 的上拉电阻，则 RSTN 上的电容选择为 100nF。

VCC 引脚到地之间必须有一个大于等于 100uF 的去耦电容。

栅极驱动模块极性如下：

栅极驱动极性真值表

{HIN, LIN}	H0	L0	
00	1	0	上下管关断
01	1	1	下管导通
10	0	0	上管导通
11	1	0	上下管同时导通，硬件短路保护



栅极驱动极性示意图

22. 特殊 IO 复用

RSTN 信号，默认是用于芯片的外部复位脚。

可实现 RSTN 复用为其它 IO 的功能，复用的 IO 是 P0.2。注意事项如下：

- ✓ 默认状态是不开启复用，需要软件向 SYS_IO_CFG[5]写入 1 将 RSTN 复用为普通 GPIO。即芯片初始状态是 RSTN 用途，RSTN 在芯片内部有上拉(芯片内部上拉电阻约为 100K)，应用对初始电平有要求的，需注意。
- ✓ 默认状态是 RSTN，只有 RSTN 正常释放后才能开始程序的执行，应用需要保证 RSTN 有足够保护，例如外围电路带上拉，若能加电容更佳。
- ✓ 开启复用后，RSTN 用途失效，若需产生芯片硬复位，源头只能是掉电/看门狗。
- ✓ RSTN 的复用，不影响 KEIL 的使用。

Copyright © by SNANER TECHNOLOGY INC.

使用指南中所出现的信息在出版时相信是正确的，然而智纳捷科技有限公司对于说明书的使用不负任何责任。文中提到的应用目的仅仅是用来做说明，智纳捷不保证或表示这些没有进一步修改的应用将是适当的，也不推荐它的产品使用在会由于故障或其他原因可能会对人身造成危害的地方。智纳捷产品不授权使用于救生、维生从机或系统中作为关键从机。智纳捷拥有不事先通知而修改产品的权力，最新的信息请与我司取得联系。